

Patent Abstracts of Japan

PUBLICATION NUMBER : 10326084
PUBLICATION DATE : 08-12-98

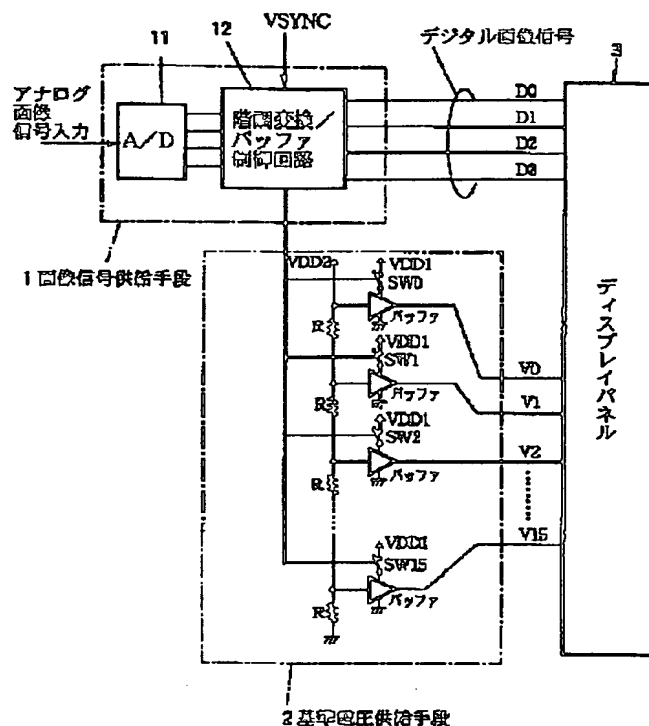
APPLICATION DATE : 23-05-97
APPLICATION NUMBER : 09150346

APPLICANT : SONY CORP;

INVENTOR : GOTO HISASHI;

INT.CL. : G09G 3/20 G02F 1/133 G09G 3/36

TITLE : DISPLAY DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To reduce power consumption of a device by adaptively adjusting the number of gradations in accordance with a picture signal input.

SOLUTION: This device is provided with a picture signal supplying means 1, a reference voltage supplying means 2 and a display panel 3. The picture signal supplying means 1 supplies multi-level digital picture signals (D0, D1, D2, D3) to be expressed with prescribed bits. The reference voltage generating means 2 generates plural reference voltages (V0-V15) corresponding to respective gradations and also outputs them via buffers provided for every gradation. The display panel 3 is provided with pixels arranged in a matrix and also specifies gradations assigned for every gradation based on the digital picture signals (D0, D1, D2, D3). Moreover, the panel 3 projects displays by impressing reference voltages (V0-V15) corresponding to the specified gradations on respective pixels. The picture signal supplying means 1 is provided with a gradation/buffer control circuit 12 and supplies the picture signals to the panel 3 by lowering the number of gradations according to the content of a display and also stops operations of buffers corresponding to omitted gradations by controlling the reference voltage supplying means 2.

COPYRIGHT: (C)1998,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-326084

(43) 公開日 平成10年(1998)12月8日

(51) Int. Cl.⁶
G 0 9 G 3/20
G 0 2 F 1/133
G 0 9 G 3/36

識別記号

5 0 5

F I
G 0 9 G 3/20 K
G 0 2 F 1/133 5 0 5
G 0 9 G 3/36

審査請求 未請求 請求項の数 3 F D (全 6 頁)

(21) 出願番号 特願平9-150346

(22) 出願日 平成9年(1997)5月23日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 後藤 尚志

東京都品川区北品川6丁目7番35号 ソニー株式会社内

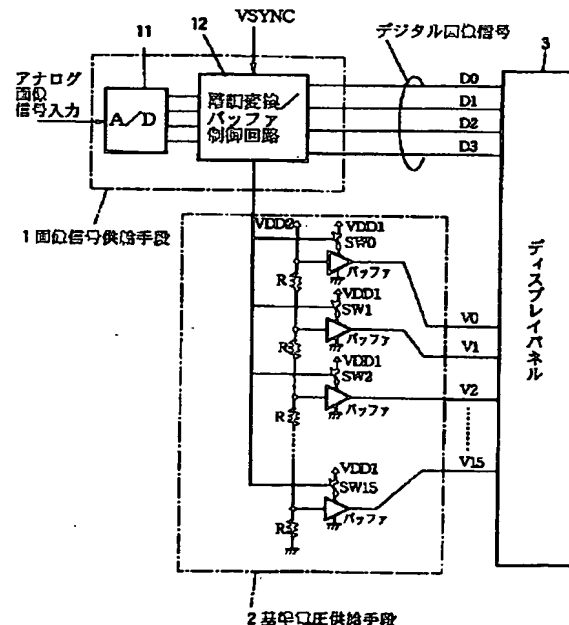
(74) 代理人 弁理士 鈴木 晴敏

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 画像信号入力に応じて階調数を適応的に調整し、消費電力の低減化を図る。

【解決手段】 表示装置は画像信号供給手段1と基準電圧供給手段2とディスプレイパネル3とを備えている。画像信号供給手段1は所定のビット数で表わされる多階調のデジタル画像信号(D0、D1、D2、D3)を供給する。基準電圧供給手段2は各階調に対応した複数の基準電圧V0～V15を生成し、且つ階調毎に設けたバッファを介して出力する。ディスプレイパネル3はマトリクス配置された画素を備えるとともに、デジタル画像信号(D0、D1、D2、D3)に基づいて画素毎に割り当てられた階調を特定する。更に、特定された階調に対応した基準電圧(V0～V15)を各画素に印加して表示を写し出す。画像信号供給手段1は階調変換/バッファ制御回路12を備えており、表示の内容に応じてデジタル画像信号の階調数を落としてディスプレイパネル3に供給するとともに、基準電圧供給手段2を制御して省かれた階調に対応するバッファの動作を停止する。



【特許請求の範囲】

【請求項1】 所定のビット数で表わされる多階調のデジタル画像信号を供給する画像信号供給手段と、各階調に対応した複数の基準電圧を生成し且つ階調毎に設けたバッファを介して出力する基準電圧供給手段と、マトリクス配置された画素を備えるとともに該デジタル画像信号に基づいて画素毎に割り当てられた階調を特定し、該階調に対応した基準電圧を各画素に印加して表示を写し出すディスプレイパネルとからなる表示装置において、

前記画像信号供給手段は、表示の内容に応じて該デジタル画像信号の階調数を落として該ディスプレイパネルに供給するとともに、該基準電圧供給手段を制御して省かれた階調に対応するバッファの動作を停止することを特徴とする表示装置。

【請求項2】 前記画像信号供給手段は、表示の内容が比較的複雑な階調の変化を呈する場合初期的に設定された多階調を維持する一方、表示の内容が比較的単純な階調の変化を呈する場合階調を落とすことを特徴とする請求項1記載の表示装置。

【請求項3】 前記画像信号供給手段は、表示の内容を表わす階調分布に従って比較的発現頻度が高い範囲は初期的に設定された階調を維持する一方、比較的発現頻度が低い範囲は部分的に階調を落とすことを特徴とする請求項1記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表示装置に関する。より詳しくは、デジタル画像信号に基づいて階調表現ができる表示装置の低消費電力化技術に関する。

【0002】

【従来の技術】図3は、従来の表示装置を示す模式的なブロック図である。この表示装置は画像信号供給手段と基準電圧供給手段とディスプレイパネルとを備えている。画像信号供給手段はアナログ/デジタルコンバータ(A/D)11からなり、アナログ画像信号を量子化して、所定のビット数で表わされる多階調のデジタル画像信号(デジタルデータ)に変換する。図示の例では、デジタルデータはD0～D4の4ビット構成であり、 $2^4 = 16$ 階調の画像表現ができる。基準電圧供給手段は直列接続された抵抗Rを含み、電源電圧VDD2を抵抗分割して各階調に対応した16個の基準電圧V0～V15を生成する。この基準電圧供給手段は階調毎に設けたバッファを介して各基準電圧V0～V15を出力する。バッファは所定の電圧VDD1の供給を受けて動作する定電圧回路(電圧安定化回路)であり、出力負荷の変動に関わらず一定の基準電圧を供給可能な容量を備えている。ディスプレイパネル3はマトリクス配置された画素を備えるとともに、A/D11から供給されたデジタルデータD0～D3に基づいて画素毎に割り当てられた階

調を特定する。更に、特定された階調に対応した基準電圧V0～V15を各画素に印加して多階調表現の表示を写し出す。

【0003】図4は4ビット(D0, D1, D2, D3)パラレル構成のデジタルデータと基準電圧V0～V15の対応関係を示す表図である。ある画素に割り当てられたデジタルデータ(D0, D1, D2, D3)が(1, 1, 1, 1)の値を取る時、当該画素には最高位の基準電圧V0が印加される。ディスプレイパネル3がノーマリホワイモードでモノクロ表示を行なう場合、当該画素は最高位の基準電圧V0の印加によって黒色を呈する。又、デジタルデータ(D0, D1, D2, D3)が(0, 0, 0, 0)の値を取る時、画素には最低位の基準電圧V15が印加され、白色を呈する。デジタルデータ(D0, D1, D2, D3)の値が(1, 0, 0, 0)である場合には、ほぼ中間の基準電圧V7が印加され、画素はほぼ中間の灰色を呈する。この様に、ディスプレイパネル3は4ビットパラレル構成のデジタルデータの値に応じて黒色から白色にかけて16階調に分かれた明度を画素に付与する。

【0004】

【発明が解決しようとする課題】上述した従来例では4ビット構成のデジタルデータに応じて表示階調数が16となっており、16レベルの基準電圧が必要である。これに応じて、基準電圧供給手段には16個のバッファが用意されている。8ビット構成のデジタルデータの場合には表示階調数が $2^8 = 256$ となり、256レベルの基準電圧が必要である。これに応じて、基準電圧供給手段には256個のバッファが設けられることになる。この様に、従来のデジタル入力の表示装置では、表示階調数に応じて基準電圧の入力レベル数を増やす必要がある。この為、各基準電圧を供給するバッファの個数も増え、消費電力も増加することになる。各バッファは一定の電圧VDD1の供給を受けて電圧安定化動作を行なっており、常にバイアス電流が流れている。

【0005】ところで、上述した表示装置をノート型パーソナルコンピュータなどの携帯情報機器の出力デバイスとして用いる場合、ディスプレイパネルにはアプリケーションの種類によって種々の画像が写し出され、表示内容は多岐に渡っている。例えば、携帯情報機器をワードプロセッサとして用いた場合、ディスプレイパネルには主として文字が写し出され、表示階調は黒と白の2レベルに集中することになる。又、ゲーム機として用いた場合にはある程度中間調を含んだグラフィックが写し出される場合が多い。更には、デジタルカメラで撮影した写真の再生もしくは加工に用いる場合など、ディスプレイパネルには多様且つ複雑な階調変化を伴った画像が写し出されることが多い。しかしながら、従来の表示装置では画像の内容に関わらず全ての階調に対応した基準電圧を常時供給しており、その分各バッファで多大な電力

を消費していた。表示内容によっては不要な階調レベルがあるにも関わらず、初期設定通り全ての基準電圧を供給する為、不要な電力を消費することが多々あった。これは、特にノート型パーソナルコンピュータなど携帯情報機器の出力デバイスに用いる場合内蔵電池の寿命の短縮化につながり、解決すべき課題となっていた。

【0006】

【課題を解決する為の手段】上述した従来の技術の課題を解決する為以下の手段を講じた。即ち、本発明に係る表示装置は基本的な構成として画像信号供給手段と基準電圧供給手段とディスプレイパネルとを備えている。画像信号供給手段は所定のビット数で表わされる多階調のデジタル画像信号を供給する。基準電圧供給手段は各階調に対応した複数の基準電圧を生成し且つ階調毎に設けたバッファを介して出力する。ディスプレイパネルはマトリクス配置された画素を備えるとともに該デジタル画像信号に基づいて画素毎に割り当てられた階調を特定し、該階調に対応した基準電圧を各画素に印加して表示を写し出す。特徴事項として、前記画像信号供給手段は、表示の内容に応じて該デジタル画像信号の階調数を落として該パネルに供給するとともに、該基準電圧供給手段を制御して省かれた階調に対応するバッファの動作を停止する。

【0007】例えば、前記画像信号供給手段は、表示の内容が比較的複雑な階調の変化を呈する場合初期的に設定された多階調を維持する一方、表示の内容が比較的単純な階調の変化を呈する場合階調を落とす。あるいは、前記画像信号供給手段は、表示の内容を表わす階調分布に従って比較的発現頻度が高い範囲は初期的に設定された階調を維持する一方、比較的発現頻度が低い範囲は部分的に階調を落とす。

【0008】通常、デジタル入力のディスプレイパネルは、多階調になる程ディスプレイパネルに入力する基準電圧の数は増え、負荷を駆動するバッファの消費電力は増大する。本発明では、デジタル画像信号の内容に応じて表示階調を減らすことにより、ほとんど使用されない基準電圧に対応したバッファの動作を停止し、システム全体の低消費電力化を図る。例えば、入力されたデジタル画像信号に応じて、初期設定された多階調よりも少ない階調に変換する。使用しない階調のバッファを完全に止めることにより、止めたバッファが消費していた電力分を減らすことができる。あるいは、入力されたデジタル画像信号の階調分布に応じて、相対的に発現頻度が少ない階調を削除する。削除により使用しないことになる階調のバッファを完全に止めることにより、その止めたバッファが消費していた電力分を減らすことができる。この様に、本発明では入力信号に依存して表示階調数を適応的に調整することにより、画質を実質上劣化させることなく不要なバッファの動作を抑制することが可能になり、システム全体の低消費電力化が達成できる。

【0009】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は、本発明に係る表示装置の実施の形態を示す模式的なブロック図である。図示する様に、本表示装置は基本的な構成として画像信号供給手段1と基準電圧供給手段2とディスプレイパネル3とを備えている。画像信号供給手段1は所定のビット数で表わされる多階調のデジタル画像信号をディスプレイパネル3に供給する。本実施形態ではD0～D3の4ビットで表わされる16階調のデジタルデータをディスプレイパネル3に供給している。なお、本発明はこれに限られるものではなく64階調や256階調のデジタルデータを供給するようにしてもよい。階調数が増加する程本発明の効果は顕著になる。本実施形態では画像信号供給手段1はアナログ/デジタルコンバータ11を含んでおり、外部から入力したアナログ画像信号をデジタル画像信号に変換している。但し、本発明はこれに限られるものではなく、デジタル画像信号をシステム内で生成し、これを直接ディスプレイパネル3に供給する方式であってもよい。基準電圧供給手段2は直列接続された抵抗Rを含んでおり、電源電圧VDD2を抵抗分割して各階調に対応した16レベルの基準電圧V0～V15を生成する。基準電圧供給手段2は各抵抗Rの一端に接続されたバッファを介してそれぞれの基準電圧V0～V15をディスプレイパネル3側に出力する。個々のバッファは一定の電圧VDD1の供給を受けて動作している。なお、各バッファにはスイッチSW0～SW15がそれぞれ取り付けられており、選択的にバイアス用の一定電圧VDD1のオン/オフが制御可能になっている。スイッチSWがオフになると、バッファに対する一定電圧VDD1の印加が遮断され、バッファは動作を停止するとともにバイアス電流がほぼ完全に流れないことになる。ディスプレイパネル3は例えばアクティブマトリクス型のLCDであり、マトリクス配置された画素を備えている。ディスプレイパネル3は画像信号供給手段1から供給されたデジタル画像信号(D0, D1, D2, D3)に基づいて画素毎に割り当てられた階調を特定する。更に、特定された階調に対応した基準電圧(V0～V15)を各画素に印加して表示を写し出す。特徴事項として、画像信号供給手段1は階調変換/バッファ制御回路12を備えている。この階調変換/バッファ制御回路12は、表示の内容に応じてデジタル画像信号の階調数を落としてディスプレイパネル3に供給するとともに、基準電圧供給手段2を制御して省かれた階調に対応するバッファの動作を停止する。具体的には、個々のバッファに取り付けられたスイッチSW0～SW15を選択的にオン/オフ制御して、各バッファを動作状態と非動作状態の間で切り換える。この様に、本発明に係る表示装置は信号入力の内容に依存して適応的にバッファの動作/非動作を制御する。なお、本実施形態では階調変換/バ

ッファ制御回路12は外部から入力される垂直同期信号VSYNCに応じて動作しており、フレーム毎に階調変換及びバッファ制御を行なっている。

【0010】好ましくは、画像信号供給手段1は、表示の内容が比較的複雑な階調の変化を呈する場合初期的に設定された多階調を維持する一方、表示の内容が比較的単純な階調の変化を呈する場合階調を落とす様にしている。これにより、画質を実質的に劣化させることなく階調の適応的な設定が可能になる。具体的には、入力信号に応じて、初期設定されたデフォルトの階調よりも少ない、オプションの階調に変換して、使用しない階調のバッファを完全に止めることにより、その止めたバッファの消費していた電力分を減らすことが可能になる。本実施形態のシステムでは、デフォルトとして16階調を設定してある。又、オプションとして8階調が設定されている。例えば、16階調の1階調おきに8階調を設定することができる。他のオプションとして4階調も設定されている。例えば16階調の3階調おきに4階調を設定すればよい。画面毎の階調分布を解析し、その結果に応じて16階調の入力信号を8階調あるいは4階調に変換して表示する。なお、階調変換は表示内容を解析してシステムが自動的に行なうことも可能であるが、場合によっては手動でオプションの階調のいずれかを選択してもよい。

【0011】例えば、ノート型パーソナルコンピュータをワードプロセッサとして用いた場合、ディスプレイパネル3に表示される画像は、白黒の2階調が画面全体の大部分を占める。従来のシステムではこのような入力信号がアプリケーションで生成された場合でも、全ての基準電圧に対応したバッファが動作しており不必要な電力を消費している。この点に鑑み、本発明では例えば16階調表現が可能なシステムにおいて、入力信号が白黒の2階調を多く含む場合、表示階調を例えばデフォルトの16階調からオプションの4階調に変換することにより、不使用となる残りの12階調の基準電圧用バッファを完全に停止する。例えば、SW1～SW4、SW6～SW9、SW11～SW14をオフすることにより、これらのSWに対応したバッファが消費する電力分を減らすことができる。換言すると、SW0、SW5、SW10及びSW15のみがオンとなり、4階調の基準電圧V0、V5、V10、V15のみがディスプレイパネル3に供給されることになる。

【0012】又好ましくは、本実施形態では、画像信号供給手段1は表示の内容を表わす階調分布に従って比較的発現頻度が高い範囲は初期的に設定された階調を維持する一方、比較的発現頻度が低い範囲は部分的に階調を落とす様にしている。即ち、入力信号の階調分布に応じて、相対的に少ない階調を削除し、削除して使用しない階調のバッファを完全に止めることにより、その止めたバッファの消費していた電力分を削減する。例えば、視

野として「空」を含む風景画を表わす信号入力があった場合、白側の階調が画面全体の大部分を占める。従来のシステムではこのような信号入力があった場合でも、全ての基準電圧に対応したバッファが動作しており、不必要な電力を消費している。この点に鑑み、本実施形態では、例えばデフォルトとして16階調表示が可能なシステムにおいて、入力信号が白側階調を多く含む場合には、白側の8階調をデフォルトの設定通りに表示し、黒側の表示階調をデフォルトの8階調から適応的に2階調に減らす。例えば、SW1～SW3とSW5～SW7を選択的にオフする。この様に、全体を10階調とし、残りの6階調分のバッファを停止することにより、その止めたバッファの消費していた電力分を節約することが可能である。なお、デフォルトの16階調を10階調に落としても、実質的に画質を落とすことはない。

【0013】図2は、図1に示したディスプレイパネル3の具体的な構成例を示すブロック図である。図示する様に、ディスプレイパネル3はアクティブマトリクス型であり、画面部には互いに交差するゲート線Xと信号線Yが配列されている。行状のゲート線Xと列状の信号線Yとの交差部には画素PXLと補助容量Csが形成されている。画素PXLは画素電極とこれに対面する対向電極39とで構成されており、両電極の間に液晶などの電気光学物質が保持されている。各画素PXLは薄膜トランジスタTrによって駆動される。薄膜トランジスタTrのドレイン電極は対応する画素PXL及び補助容量Csに接続され、ソース電極は対応する信号線Yに接続され、ゲート電極は対応するゲート線Xに接続されている。各ゲート線XはVシフトレジスタ31に接続されており、線順次で選択走査される。選択されたゲート線Xに接続する一行分の薄膜トランジスタTrは導通状態に置かれる。この結果、一行分の画素PXLはそれぞれ対応する信号線Yに電気接続されることになる。

【0014】マトリクス配列された画素PXLを含む画面の上端には、周辺駆動回路部として、Hシフトレジスタ32、入力線33、サンプリングスイッチ34、ビットレジスタ35、ラッチ36、デコーダ37、基準電圧供給線38などが形成されている。Hシフトレジスタ32は4個1組となったサンプリングスイッチ34を順次開閉制御し、入力線33を介して外部から供給された4ビットパラレル構成のデジタルデータ(D0、D1、D2、D3)をサンプリングし、対応するビットレジスタ35に格納する。一行分の画素に対応するデジタルデータのサンプリングが完了した時点で、ビットレジスタ35に格納されたデジタルデータは一斉にラッチ36に読み出される。更に、デコーダ37はラッチ36に格納されたデジタルデータを解読して、画素毎に割り当てられた基準電圧を特定する。デコーダ37は16個の出力端子に接続されたSWのいずれか一つをオン状態とし、基準電圧供給線38を介して外部から供給された基準電圧

*

*

[illegible]

【図3】

